

システム基礎科学実験 I

第一課題レポート

「電子回路 1 - b (TTL IC)」

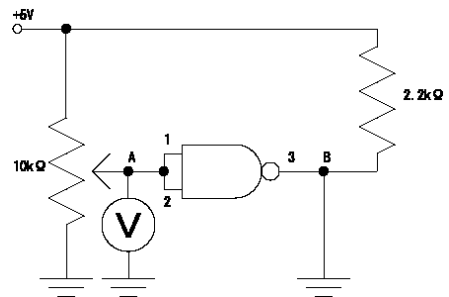
広域システム 3 年
40413 諸町大地

1. IC 7400 を用いる実験

1-a

(実験)

7400 の 1 つの NAND をとり、入出力特性(アナログ特性)を調べる。7400 には 4 組の NAND があるので、1 組(例えば、端子 1,2,3)をとり図 1 のように回路を組んで、可変抵抗の値を徐々に変えながら、A,B 各点の電圧を各々測定する。

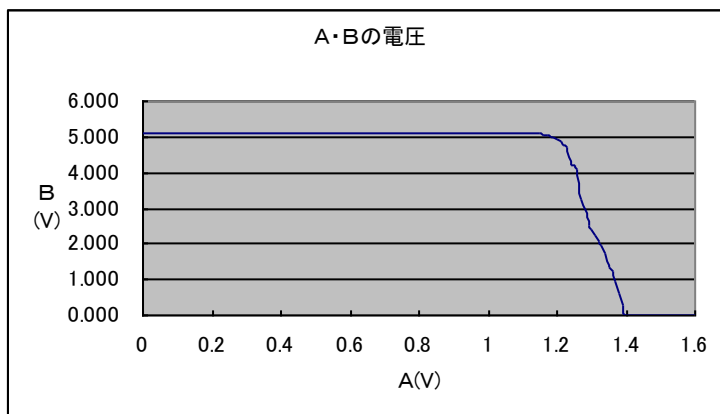


(図 1)

(結果)

A の電圧を徐々に上げていくと、0.000~0.115V の範囲では B の電圧は 0.508 で一定であったが、0.115~0.139V の範囲で一気に降下し、0.140V 以上で B の電圧は 0.000V となった。このときの測定結果を表 1 とグラフ 1 に示す。

ただし、0.139~0.140V の間では振幅 60~90mV ・ 振動数 2~7MHz で振動をしていた。



(グラフ 1)

A	B
0.00	5.08
~	5.08
1.15	5.08
1.16	5.04
1.17	5.02
1.18	4.98
1.19	4.98
1.20	4.94
1.21	4.88
1.22	4.78
1.23	4.70
1.24	4.20
1.25	4.20
1.26	4.10
1.27	3.26
1.28	2.96
1.29	2.52
1.30	2.40
1.31	2.25
1.32	2.10
1.33	1.97
1.34	1.73
1.35	1.35
1.36	1.26
1.37	0.94
1.38	0.64
1.39	0.30
~	振動
1.40	0.00
~	0.00
5.00	0.00

(表 1)

(考察)

用いられた IC は NAND であるから、入力(A)が H であれば出力(B)は L(0V)に、逆に入力(A)が L であれば出力(B)は H(5V)になるはずである。よって、この IC は 0.00~1.15V の時は L、1.40V~5.00V なら H と認識していることがわかる。1.15~1.40 では動作は保障されないことになる。

ここで、H の認識域が L に比べ格段に広いのは回路中の様々な影響を防ぐためであろう。ある IC が H (5V) を出力したとすると、次の IC に行くまでには、回路中のわずかな抵抗により 5V のまま伝わらず、多少電圧が落ちてしまう。この電圧の落ちてしまった信号を H と認識するために、H の認識領域が広がっていると考えられる。逆に L を出力して、電圧が落ちて問題がないのは言うまでもないだろう。ちなみに負の電圧をかけても L と認識された。

最後に、入力電圧 1.39~1.40V での振動であるが、電圧により決まった波形をしていたので、この IC と電源装置の間で何らかの相互作用があったと思われる。

1-b

(実験)

1 つの NAND について論理特性を調べる。

(結果)

表 2 に示すように、入力がともに 5V の時だけ出力が L となり、他は全て出力が H になった。

A	B	X
0V	0V	H
0V	5V	H
5V	0V	H
5V	5V	L

(表 2)

(考察)

NAND の理論特性がきちんとでた。互いに H の時のみ L になる。H を 1、L を 0 とすれば NAND は $X=1-A \cdot B$ と表せる。

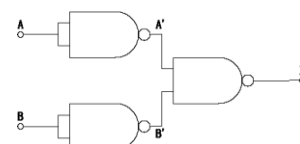
1-c

(実験)

いくつかの NAND を用いて、OR 回路を作り論理特性を調べる。

(結果)

図 2 のように三つの NAND をつなぐことで、OR 回路を作り、OR の論理特性を得られた。



(図 2)

(考察)

まず、NAND と OR の論理特性を比較すると、ちょうど入力の H と L をひっくり返した形になっていることに気づく。このことと、NAND に同じ信号を送れば NOT 回路となることをあわせて OR 回路を作成した。

A	B	A'	B'	X
L	L	H	H	L
L	H	H	L	H
H	L	L	H	H
H	H	L	L	H

(表 3)

つまり、二つの入力信号(A・B)をまずそれぞれ NAND により NOT 変換し(A'・B')、その 2

つを再び NAND に通すことで OR 回路を実現した。

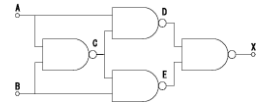
1-d

(実験)

いくつかの NAND を用いて、ExOR 回路を作り論理特性を調べる。

(結果)

図 3 のように 4 つの NAND を組むことで、ExOR 回路を作ることができた。



(図 3)

(考察)

四つで作るのはなかなか大変だった。ExOR の論理特性を出すために、対称性を考えながら逆から考えていった。おそらく 4 つが最小であろう。各位置での信号は表 4 のようになっている。

A	B	C	D	E	X
L	L	H	H	H	L
L	H	H	H	L	H
H	L	H	L	H	H
H	H	L	H	H	L

(表 4)

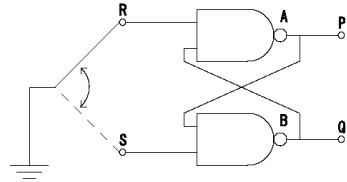
1-e

(実験)

Flip-Flop 回路(図 4)をつくり、論理特性を調べ、なぜそうなるのか考察する。

(結果)

表 5 のようにスイッチを切り替えることで、出力が入れ替わった。



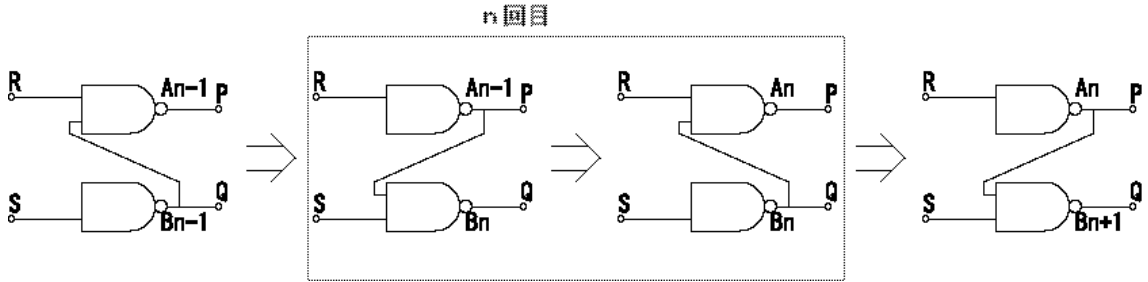
(図 4)

	P	Q
R	H	L
S	L	H

(表 5)

(考察)

図 4 で $A \cdot B$ につながるクロスした配線について、同時に接続してあるのでは非常に考えづらい。そこで、二つの配線が、無限小の間隔で交互に接続・非接続を繰り返している仮想状態を考えることにする。そして、図 5 のように各状態について $A_1, A_2, A_3 \dots$ 、 $B_1, B_2, B_3 \dots$ を考える。



(図 5)

すると、次のような漸化式が得られる。

$$\begin{cases} A_n = 1 - R \cdot B_n \\ B_n = 1 - S \cdot A_{n-1} \end{cases}$$

よって

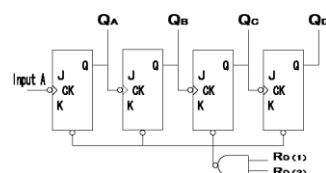
$$\begin{cases} A_n = 1 - R \cdot (1 - S \cdot A_{n-1}) \\ B_n = 1 - S \cdot (1 - R \cdot B_{n-1}) \end{cases}$$

となり、

$$\left\{ \begin{array}{l} R=0, S=0 \text{ の時} \\ \quad A_n = 1, B_n = 1 \\ R=1, S=0 \text{ の時} \\ \quad A_n = 0, B_n = 1 \\ R=0, S=1 \text{ の時} \\ \quad A_n = 1, B_n = 0 \\ R=1, S=1 \text{ の時} \\ \quad A_n = 0, B_n = 1 \\ \quad \text{or} \\ \quad A_n = 1, B_n = 0 \end{array} \right.$$

が得られる。よって表 5 のような結果が得られたことの理論的説明ができた。ただし、 $R=S=1$ の時は安定状態のみで、振動の時の状態はのぞいてある。

また、この結果により、Flip-Flop 回路が記憶回路として使われていることが理解できた。なぜなら、 $R \cdot S$ のどちらか一方が 0 になった後、互いに 1 にしたとしても、どちらが 0 であったかは出力 $P \cdot Q$ をみればわかるからである。



(図 6)

2.分周回路の実験

IC7493(図 6)を用いて、発信機より電位差 5 V の矩形波を入力し、入力と出力での周波数の変化を調べる。

2-a~c

(実験)

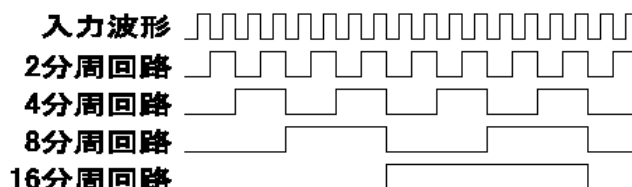
2・4・8・16 分周回路の特性を調べる。

(結果)

得られた波形を模式図(図 7)に示す。

(考察)

オシロスコープで全てを見るのは大変であり、かつ、各波形を一度に見ることはできなく、関連性を把握しにくかったため、各波形は発光ダイオードの点灯によって調べた。図 7 でも一応わかるが、実際に発光ダイオードの点灯の様子を見ていると、これが二進数による



(図 7)

カウンタであることが良くわかった。つまり、入力波形が 1 の位、2 分周回路が 2 の位、4 分周回路が 4 の位…を表すとすれば、正確に 1 ずつ増加していく様子が確認できた。

また、図 6 より IC7493 は 2 分周回路が組み合わさってできていることがわかる。

2-d・e

(実験)

3 進・6 進・7 進・9 進カウンタを作る。

(結果)

3 進：入力波形・QA をそれぞれ R0(1)・R0(2)に接続することでできた。

6 進：QA・QB をそれぞれ R0(1)・R0(2)に接続することでできた。

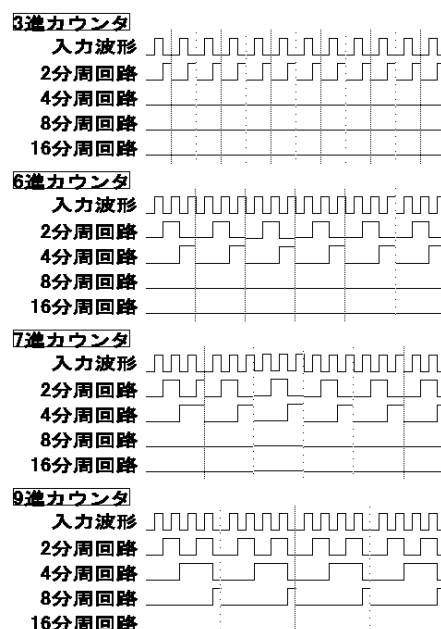
7 進：まず、QA・QB を NAND に通し、その結果を NOT 回路に(NAND の両方)に通し、さらにその結果と入力波形とをそれぞれ R0(1)・R0(2)に接続することでできた。

9 進：入力波形・QC をそれぞれ R0(1)・R0(2)に接続することでできた。

各波形のモデルを図 8 に示す。

(考察)

各波形だけ見ているとどこがどう n 進なのか良くわからなくなるが、発光ダイオードで見るとカウントしているのが良くわかった。n 進カウンタを作りたいなら、n+1 の時、どのくらいの数が 1 になるかに注目し、その位を表す出力を R0(1)・R0(2)につなぎリセットすれば良い。ただし、7 進カウンタのように、1 になる位が 3 つ以上あるときには AND 回路を用いて処理をしてから R0(1)・R0(2)につながなくてはならない時もある。



(図 8)

3.加算回路

3-a・b

(実験)

IC7482 を用いて、入出力の論理特性(2 進 1 桁の足し算)を見る。

IC7483 を用いて、4 桁の足し算を見る。

(結果)

きちんと足し算が行われていることを確認できた。

(考察)

C0 の入力端子を持つことでこの IC7482 を組み合わせて二桁以上の足し算もできる様になっている。3-b の IC7483 はこの IC7482 を二つ組み合わせたものともいえる。むしろ最小単位は IC7482 の半分で、四つ組み合わせたのが IC7483 であるのだろう。